

PLAN DOCENTE DE LA ASIGNATURA: ESTRUCTURA DE COMPUTADORES

CÓDIGO: 502369

CURSO ACADÉMICO: **2026/2027**

PLAN DOCENTE DE LA ASIGNATURA

Curso académico: 2026/2027

Identificación y características de la asignatura			
Código	502369	Créditos ECTS	6 (3,6T + 2,4P)
Denominación (español)	Estructura de Computadores		
Denominación (inglés)	Computer Structure		
Titulaciones	Grado de Ingeniería Informática en Tecnologías de la Información		
Centro	Centro Universitario de Mérida		
Semestre	3	Carácter	Obligatorio
Módulo	Módulo Común a la Rama de Informática		
Materia	Ingeniería de Computadores		
Profesorado			
Nombre	Despacho	Correo-e	Página web
Javier Plaza Miguel	17	jplaza@unex.es	https://sites.google.com/unex.es/javierplaza
Área de conocimiento	Arquitectura y Tecnología de Computadores		
Departamento	Tecnología de los Computadores y de las Comunicaciones		
Profesor/a coordinador/a (si hay más de uno)	Javier Plaza Miguel		
Competencias			
Competencias básicas			
CB1 - Que los estudiantes hayan demostrado poseer y comprender conocimientos en un área de estudio que parte de la base de la educación secundaria general, y se suele encontrar a un nivel que, si bien se apoya en libros de texto avanzados, incluye también algunos aspectos que implican conocimientos procedentes de la vanguardia de su campo de estudio			
CB2 - Que los estudiantes sepan aplicar sus conocimientos a su trabajo o vocación de una forma profesional y posean las competencias que suelen demostrarse por medio de la elaboración y defensa de argumentos y la resolución de problemas dentro de su área de estudio			
CB3 - Que los estudiantes tengan la capacidad de reunir e interpretar datos relevantes (normalmente dentro de su área de estudio) para emitir juicios que incluyan una reflexión sobre temas relevantes de índole social, científica o ética			
CB4 - Que los estudiantes puedan transmitir información, ideas, problemas y soluciones a un público tanto especializado como no especializado			
CB5 - Que los estudiantes hayan desarrollado aquellas habilidades de aprendizaje necesarias para emprender estudios posteriores con un alto grado de autonomía			
Competencias generales			
CG4 - Capacidad para definir, evaluar y seleccionar plataformas hardware y software para el desarrollo y la ejecución de sistemas, servicios y aplicaciones informáticas, de acuerdo con los conocimientos adquiridos, según lo establecido en el anexo-2 de la Resolución de 8 de junio de 2009 de la Secretaría General de Universidades (BOE de 4 de Agosto de 2009) en el ámbito de las Tecnologías de la Información.			

CG9 - Capacidad para resolver problemas con iniciativa, toma de decisiones, autonomía y creatividad. Capacidad para saber comunicar y transmitir los conocimientos, habilidades y destrezas de la profesión de Ingeniero Técnico en Informática.

Competencias específicas

CE15 - Capacidad de conocer, comprender y evaluar la estructura y arquitectura de los computadores, así como los componentes básicos que los conforman.

Competencias transversales

CT9. Comunicación verbal

CT16. Trabajo en equipo

Contenidos

Breve descripción del contenido

Organización y estructura de un computador. Arquitectura y repertorio de instrucciones. Técnicas de evaluación y mejora del rendimiento. Jerarquía de memoria. Principios del procesamiento paralelo. Lenguajes de descripción hardware.

Temario de la asignatura

TEORÍA

Denominación del tema 1: **Introducción**

Contenidos del tema 1:

- 1.1. Definición de Arquitectura de Computadores
- 1.2. Arquitectura del repertorio de instrucciones (ISA)
- 1.3. Organización del computador
- 1.4. Niveles de abstracción
- 1.5. Organización de un computador elemental
- 1.6. Influencias sobre la arquitectura

Descripción de las actividades prácticas del tema 1: **Introducción sobre arquitecturas MIPS**

Denominación del tema 2: **Arquitectura del repertorio de instrucciones**

Contenidos del tema 2:

- 2.1. Introducción
- 2.2. Arquitectura del repertorio de instrucciones (ISA)
- 2.3. Las instrucciones
- 2.4. Papel de los compiladores
- 2.5. CISC – RISC
- 2.6. VLIW
- 2.7. Optimización de ISA. Uso de las instrucciones

Descripción de las actividades prácticas del tema 2: **Programación en ensamblador del procesador MIPS R2000.**

Denominación del tema 3: **Rendimiento y Coste**

Contenidos del tema 3:

- 3.1. Introducción
- 3.2. Rendimiento de un computador

- 3.3. Relación de medidas
- 3.4. MIPS
- 3.5. MFLOPS y errores
- 3.6. Programas para evaluar el rendimiento
- 3.7. Aceleración
- 3.8. Coste

Descripción de las actividades prácticas del tema 3: **Programación en ensamblador del procesador MIPS R2000: Operaciones con memoria y modos de direccionamiento**

Denominación del tema 4: **El procesador**

Contenidos del tema 4:

- 4.1. Introducción
- 4.2. Construcción de la ruta de datos
- 4.3. La ruta de datos completa
- 4.4. Unidad de control realización monociclo
- 4.5. Realización multiciclo
- 4.6. Lógica cableada
- 4.7. Microprogramación
- 4.8. Excepciones

Descripción de las actividades prácticas del tema 4: **Programación en ensamblador del procesador MIPS R200: Estructuras condicionales y bucles en la arquitectura MIPS (I).**

Denominación del tema 5: **Procesamiento segmentado**

Contenidos del tema 5:

- 5.1. Concepto de segmentación
- 5.2. Incremento de la velocidad
- 5.3. Modificación de la ruta de datos
- 5.4. Introducción a los riesgos de la segmentación
- 5.5. Diseño del procesador segmentado
- 5.6. Riesgos de la segmentación
- 5.7. Ejemplo de procesamiento segmentado
- 5.8. Estudio de un procesador segmentado real

Descripción de las actividades prácticas del tema 5: **Programación en ensamblador del procesador MIPS R200: Estructuras condicionales y bucles en la arquitectura MIPS (II).**

Denominación del tema 6: **Sistema de memoria**

Contenidos del tema 6:

- 6.1. El sistema de memoria
- 6.2. Objetivo de la jerarquía de memoria

- 6.3. Memoria virtual
- 6.4. Sistema de memoria caché
- 6.5. Ejemplo de organización real de memoria caché

Descripción de las actividades prácticas del tema 6: **Programación en ensamblador del procesador MIPS R200: La estructura de pila en la arquitectura MIPS.**

Denominación del tema 7: **Procesadores paralelos**

Contenidos del tema 7:

- 7.1. Introducción
- 7.2. Procesamiento paralelo
- 7.3. Taxonomía de Flynn
- 7.4. Hardware Multihilo
- 7.5. Memoria compartida: multinúcleo
- 7.6. Tarjetas Gráficas Programables
- 7.7. Memoria distribuida: multiprocesadores

Descripción de las actividades prácticas del tema 7: **Programación en ensamblador del procesador MIPS R200: La estructura de pila en la arquitectura MIPS.**

PRÁCTICAS

Tema 1.- Introducción sobre arquitecturas MIPS

Tema 2.- Programación en ensamblador del simulador del procesador MIPS R2000.

Tema 3.- Programación en ensamblador del simulador del procesador MIPS R2000: Operaciones con memoria y modos de direccionamiento.

Tema 5.- Estructuras condicionales y bucles en la arquitectura MIPS (I).

Tema 6.- Estructuras condicionales y bucles en la arquitectura MIPS (II).

Tema 7.- La estructura de pila en la arquitectura MIPS.

Actividades formativas

Horas de trabajo del alumno/a por tema		Horas Gran grupo	Actividades prácticas				Actividad de seguimiento	No presencial
Tema	Total	GG	PCH	LAB	ORD	SEM	TP	EP
1	9	2		3				4
2	18	4		3			1	10
3	15	4		3				8
4	24	6		3			1	14
5	20	5		3				12
6	24	6		3			1	14
7	21	5		3				13
Evaluación	19	4		3				12
TOTAL	150	36		24			3	87

GG: Grupo Grande (100 estudiantes).

PCH: prácticas clínicas hospitalarias (7 estudiantes)
 LAB: prácticas laboratorio o campo (15 estudiantes)
 ORD: prácticas sala ordenador o laboratorio de idiomas (30 estudiantes)
 SEM: clases problemas o seminarios o casos prácticos (40 estudiantes).
 TP: Tutorías Programadas (seguimiento docente, tipo tutorías ECTS).
 EP: Estudio personal, trabajos individuales o en grupo, y lectura de bibliografía.

Metodologías docentes

- Clases expositivas de teoría y problemas: Presentación de los contenidos de la asignatura y planificación de la participación de todos los estudiantes en las distintas tareas. Discusión de aspectos teóricos. Adicionalmente se realizarán charlas divulgativas realizadas por expertos y/o empresas de la materia.
- Enseñanza participativa: Trabajos prácticos en grupos medianos o pequeños.
- Tutorización: Actividad de seguimiento para tutela de trabajos dirigidos, consultas de dudas y asesoría en grupos pequeños o individuales.
- Aprendizaje autónomo mediante el análisis de documentos escritos, la elaboración de memorias, el estudio de la materia impartida y desarrollo de los supuestos prácticos planteados.
- Aprendizaje virtual. Uso de herramientas virtuales de comunicación entre profesor y estudiante e incluso entre los estudiantes entre sí.

Resultados de aprendizaje

- Poseer conocimientos avanzados sobre la organización del computador desde el punto de vista del programador en lenguaje máquina y ensamblador, dominando en detalle las distintas alternativas para el conjunto de instrucciones, los formatos de instrucción y modos de direccionamiento.
- Conocer en profundidad la estructura de los computadores desde el punto de vista de las distintas técnicas que se pueden utilizar para implementar la unidad central de proceso (CPU), con especial énfasis en la técnica de segmentación. Además, también saber aplicar correctamente diversas medidas de rendimiento.
- Tomar la palabra en grupo con facilidad; transmitir convicción y seguridad y adaptar el discurso a las exigencias formales requeridas. (CT9, 2o nivel de dominio).
- Participar y colaborar activamente en las tareas del equipo y fomentar la confianza, la cordialidad y la orientación a la tarea conjunta. (CT16, 1er nivel de dominio).

Sistemas de evaluación

Continua

Parte Teórica:

Examen de certificación (Teoría): (55% de la nota final - RECUPERABLE)

El examen de teoría consistirá en una prueba escrita donde el alumno tiene que desarrollar cuestiones de tipo teórico o teórico-práctico, que podrán ser de desarrollo extenso o bien de respuesta corta, así como resolver problemas. Para aprobar la

Sistemas de evaluación	Porcentaje
Examen (TEORÍA)	55% (Entre el 0 y el 70%)
Exposición oral de trabajos realizados (TEORÍA)	5% (Entre el 0 y el 40%)
Realización de trabajos dirigidos (informes, casos prácticos, ejercicios y problemas) (PRÁCTICAS)	30% (Entre el 0 y el 80%)
Realización y entrega de trabajos correspondientes a las Tutorías Programadas (PRÁCTICAS)	10%
Asistencia y/o participación en el aula, en el aula virtual, en las tutorías, etc. (TEORÍA Y PRÁCTICAS)	0% (Entre el 0 y el 30%)

parte teórica será necesario obtener una puntuación igual o superior a 5 en el examen.

ECTS Teoría **(5% de la nota final – NO RECUPERABLE)**

Durante el transcurso del curso habrá que realizar y entregar una serie de trabajos correspondientes a las Tutorías Programadas (de asistencia obligatoria). La evaluación de dichos trabajos será no recuperable (no se podrá entregar en otras fechas que las establecidas durante el curso). Para cada entrega, será necesaria la elaboración de una memoria técnica así como de una exposición de la misma de acuerdo a una serie de criterios previamente proporcionados por el profesor (evaluación de la competencia CT9). Algunas de esas actividades tendrán que realizarse por equipos previamente constituidos (evaluación de la competencia CT16). La nota de los trabajos en equipo se desglosará del siguiente modo: 50% contenido + 30% memoria técnica y presentación + 20% trabajo equipo.

Parte Práctica:

Seminario/Laboratorio (30% de la nota final - RECUPERABLE)

La actividad de Seminario/Laboratorio de la asignatura se podrá superar mediante evaluación continua o mediante una prueba final. Para la evaluación continua, se realizarán actividades experimentales (en adelante a.e.) a lo largo del curso. Al final del periodo de desarrollo de cada a.e., y cuando se le indique, cada estudiante debe entregar un documento (el formato y los requisitos de entrega se harán saber por los cauces adecuados) para que el proyecto sea evaluado. La realización será de forma individual.

ECTS Prácticas (10% de la nota final – NO RECUPERABLE):

Al igual que en la ECTS Teoría, durante el transcurso del curso se entregarán una serie de trabajos correspondientes a las Tutorías Programadas. La evaluación de dichos trabajos será no recuperable.

Para aprobar la asignatura el alumno debe sacar una nota superior a 5 tanto en la parte teórica como en la parte práctica. A aquellos alumnos que en junio tengan aprobada una de las dos partes, se les guardará la nota de la parte aprobada hasta febrero del siguiente curso académico.

Modelo de Evaluación Global

Parte Teórica:

Examen (Teoría): (60% de la nota final - RECUPERABLE)

El examen de teoría consistirá en una prueba escrita donde el alumno tiene que desarrollar cuestiones de tipo teórico o teórico-práctico, que podrán ser de desarrollo extenso o bien de respuesta corta, así como resolver problemas. Para aprobar la parte teórica será necesario obtener una puntuación igual o superior a 5 en el examen.

Parte Práctica:

Seminario/Laboratorio (40% de la nota final - RECUPERABLE)

Para superar la actividad de Seminario/Laboratorio de la asignatura al final del semestre se realizará un examen práctico en el laboratorio de prácticas.

Para aprobar la asignatura el alumno debe sacar una nota superior a 5 tanto en la parte teórica como en la parte práctica. A aquellos alumnos que en junio tengan aprobada una de las dos partes, se les guardará la nota de la parte aprobada hasta febrero del siguiente curso académico.

Sistemas de evaluación	Porcentaje
Examen (TEORÍA)	60% (Entre el 0 y el 70%)
Exposición oral de trabajos realizados (TEORÍA)	0% (Entre el 0 y el 40%)
Realización de trabajos dirigidos (informes, casos prácticos, ejercicios y problemas) (PRÁCTICAS)	40% (Entre el 0 y el 80%)
Asistencia y/o participación en el aula, en el aula virtual, en las tutorías, etc. (TEORÍA Y PRÁCTICAS)	0% (Entre el 0 y el 30%)

Bibliografía (básica y complementaria)

Bibliografía básica

- D. Patterson, J. L. Hennessy, "Estructura y diseño de Computadores: La interfaz Hardware/Software". Cuarta Edición, Ed. Reverte, 2011.
- D.A. Patterson, J.L. Hennessy, "Computer Organization and Design: The Hardware/Software Interface", Fourth Edition, Ed. Elsevier/Morgan-Kaufmann, 2011.
- D.A. Patterson, J.L. Hennessy, Computer Organization and Design: The Hardware/Software Interface, Fifth Edition, Ed. Elsevier/Morgan-Kaufmann, 2014.
- D.A. Patterson, J.L. Hennessy, Computer Organization and Design MIPS Edition: The Hardware Software Interface (The Morgan Kaufmann Series in Computer Architecture and Design), 2014.
- D.A. Patterson, J.L. Hennessy, Computer Organization and Design RISC-V Edition: The Hardware Software Interface (The Morgan Kaufmann Series in Computer Architecture and Design), 2017.
- Recursos virtuales proporcionados por el profesor a través de la herramienta Campus Virtual de la Universidad de Extremadura.

Bibliografía complementaria

- W. Stallings, "Computer Organization and Architecture. Designing for Performance". Ninth Edition. Pearson/Prentice-Hall, 2013.
- F. García, J. Carretero, J.D. García y D. Expósito, "Problemas Resueltos de Estructura de Computadores", Ed. Paraninfo, 2008.
- Recursos virtuales proporcionados por el profesor a través de la herramienta Campus Virtual de la Universidad de Extremadura.

Otros recursos y materiales docentes complementarios

Recursos virtuales proporcionados por el profesor a través de la herramienta Campus Virtual de la Universidad de Extremadura.