

PLAN DOCENTE DE LA ASIGNATURA:

Arquitectura de Sistemas

CÓDIGO: 501442

CURSO: 2025-2026

TITULACIÓN: Graduado/da en Ingeniería Telemática en
Telecomunicación
Doble Gr I Telemática en Telecomunicación/I. Informática
Tecno.Información

PLAN DOCENTE DE LA ASIGNATURA

Curso académico: 2025/2026

Identificación y características de la asignatura					
Código	501442				
Denominación (español)	Arquitectura de Sistemas				
Denominación (inglés)	Systems Architecture				
Titulaciones	Graduado/da en Ingeniería Telemática en Telecomunicación Doble Gr I Telemática en Telecomunicación/I. Informática Tecno.Información				
Centro	Centro Universitario de Mérida				
Módulo	Módulo Contenidos Optativos en Tecnologías de la Información				
Materia	Arquitecturas de Computación				
Carácter	Obligatorio	ECTS	6	Semestre	5
Profesorado					
Nombre		Despacho		Correo-e	
Hidalgo Izquierdo, Violeta		15		vhidalgo@unex.es	
Área de conocimiento	Arquitectura y Tecnología de Computadores				
Departamento	Tecnología de los Computadores y de las Comunicaciones				
Profesor/a coordinador/a (si hay más de uno)					
Competencias / Resultados de aprendizaje					
Competencias básicas					
CB2 - Que los estudiantes sepan aplicar sus conocimientos a su trabajo o vocación de una forma profesional y posean las competencias que suelen demostrarse por medio de la elaboración y defensa de argumentos y la resolución de problemas dentro de su área de estudio					
CB3 - Que los estudiantes tengan la capacidad de reunir e interpretar datos relevantes (normalmente dentro de su área de estudio) para emitir juicios que incluyan una reflexión sobre temas relevantes de índole social, científica o ética					
CB4 - Que los estudiantes puedan transmitir información, ideas, problemas y soluciones a un público tanto especializado como no especializado					
Competencias generales					
CG3 - Conocimiento de materias básicas y tecnologías, que le capacite para el aprendizaje de nuevos métodos y tecnologías, así como que le dote de una gran versatilidad para adaptarse a nuevas situaciones.					
CG4 - Capacidad de resolver problemas con iniciativa, toma de decisiones, creatividad, y de comunicar y transmitir conocimientos, habilidades y destrezas, comprendiendo la responsabilidad ética y profesional de la actividad del Ingeniero Técnico de Telecomunicación.					

Competencias específicas	
CE2 - Conocimientos básicos sobre el uso y programación de los ordenadores, sistemas operativos, bases de datos y programas informáticos con aplicación en ingeniería.	
CE7 - Capacidad de utilizar aplicaciones de comunicación e informáticas (ofimáticas, bases de datos, cálculo avanzado, gestión de proyectos, visualización, etc.) para apoyar el desarrollo y explotación de redes, servicios y aplicaciones de telecomunicación y electrónica.	
CE8 - Capacidad para utilizar herramientas informáticas de búsqueda de recursos bibliográficos o de información relacionada con las telecomunicaciones y la electrónica.	
CT20. Iniciativa y espíritu emprendedor.	
Contenidos	
Descripción general del contenido: Arquitectura del repositorio de instrucciones (ISA). Rendimiento de un computador y coste. Transferencia entre registro y ruta de datos. El procesador, ruta de datos y control. Segmentación. Sistemas de memoria.	
Temario	
Denominación del tema 1: Introducción Contenidos del tema 1: 1.1. Definición de Arquitectura de Computadores 1.2. Arquitectura del repertorio de instrucciones (ISA) 1.3. Organización del computador 1.4. Niveles de abstracción 1.5. Organización de un computador elemental 1.6. Influencias sobre la arquitectura Descripción de las actividades prácticas del tema 1: Introducción a la Arquitectura MIPS.	
Denominación del tema 2: Arquitectura del repertorio de instrucciones. Contenidos del tema 2: 2.1. Introducción 2.2. Arquitectura del repertorio de instrucciones (ISA) 2.3. Las instrucciones 2.4. Papel de los compiladores 2.5. CISC – RISC 2.6. VLIW 2.7. Optimización de ISA 2.8. Uso de las instrucciones Descripción de las actividades prácticas del tema 2: El simulador de arquitecturas MIPS	
Denominación del tema 3: Rendimiento y Coste. Contenidos del tema 3: 3.1. Introducción 3.2. Rendimiento de un computador 3.3. Relación de medidas 3.4. MIPS 3.5. MFLOPS y errores 3.6. Programas para evaluar el rendimiento 3.7. Aceleración	

3.8. Coste

Descripción de las actividades prácticas del tema 3: Directivas y registros MIPS

Tarea 1: Directivas y registros MIPS

Denominación del tema 4: Transferencias en la ruta de datos.

Contenidos del tema 4:

- 4.1. La Unidad Aritmético-Lógica
- 4.2. Las Subrutinas
- 4.3. La Unidad de Control

- Ejemplo de micro-operaciones en ruta de datos segmentada

Descripción de las actividades prácticas del tema 4: La memoria en las arquitecturas MIPS.

Tarea 2: Operaciones básicas con la memoria.

Operaciones con la memoria:

Arrays y constantes en memoria.

Carga de memoria a registros.

Denominación del tema 5: EL PROCESADOR, RUTA DE DATOS Y CONTROL.

Contenidos del tema 5:

- 5.1. Introducción
- 5.2. Construcción de la ruta de datos
- 5.3. La ruta de datos completa
- 5.4. La unidad de control uniciclo
- 5.5. Realización multiciclo
- 5.6. Lógica cableada
- 5.7. Microprogramación
- 5.8. Excepciones

Descripción de las actividades prácticas del tema 5: El segmento de datos. Modos de direccionamiento.

Tarea 3: Modos de Direccionamiento. Accesos a memoria en MIPS.

Denominación del tema 6: SEGMENTACIÓN.

Contenidos del tema 6:

- 6.1. Concepto de segmentación
- 6.2. Incremento de velocidad
- 6.3. Modificación de la ruta de datos
- 6.4. Introducción a los riesgos de la segmentación
- 6.5. Diseño del procesador segmentado
- 6.6. Riesgos de la segmentación
- 6.7. Ejemplo de procesamiento segmentado
- 6.8. Estudio de un procesador segmentado real

Descripción de las actividades prácticas del tema 6: Llamadas al sistema en MIPS I.

Tarea 4: Introducción Llamadas al sistema en MIPS

Denominación del tema 7: SISTEMAS DE MEMORIA.

Contenidos del tema 7:

- 7.1. El sistema de memoria

- 7.2. Objetivo de la jerarquía de memoria
- 7.3. Memoria virtual
- 7.4. Sistema de memoria caché
- 7.5. Ejemplo de organización real de memoria caché

Descripción de las actividades prácticas del tema 7: Llamadas al sistema en MIPS II
Tarea 5: Llamadas al sistema en MIPS

Actividades formativas

Horas de trabajo del alumno/a por tema		Horas Gran grupo	Actividades prácticas				Actividad de seguimiento	No presencial
Tema	Total	GG	CH	L	O	S	TP	EP
1	19	5			3		1	10
2	19	5			3			11
3	18	5			3			10
4	24	5			4		1	14
5	23	6			3			14
6	21	4			3			14
7	23	4			4		1	14
Evaluación	3	2			1			
TOTAL	150	36			24		3	87

GG: Grupo Grande (85 estudiantes).

CH: Actividades de prácticas clínicas hospitalarias (7 estudiantes)

L: Actividades de laboratorio o prácticas de campo (15 estudiantes)

O: Actividades en sala de ordenadores o laboratorio de idiomas (20 estudiantes)

S: Actividades de seminario o de problemas en clase (40 estudiantes).

TP: Tutorías Programadas (seguimiento docente, tipo tutorías ECTS).

EP: Estudio personal, trabajos individuales o en grupo, y lectura de bibliografía.

Metodologías docentes

Enseñanza participativa: Trabajos prácticos en grupos medianos o pequeños.

Tutorización: Actividad de seguimiento para tutela de trabajos dirigidos, consultas de dudas y asesoría en grupos pequeños o individuales.

Aprendizaje autónomo mediante el análisis de documentos escritos, la elaboración de memorias, el estudio de la materia impartida y desarrollo de los supuestos prácticos planteados.

Aprendizaje virtual. Uso de herramientas virtuales de comunicación entre profesor y estudiante e incluso entre los estudiantes entre sí.

Clases expositivas de teoría y problemas: Presentación de los contenidos de la asignatura y planificación de la participación de todos los estudiantes en las distintas tareas. Discusión de aspectos teóricos. Adicionalmente se realizarán charlas divulgativas realizadas por expertos y/o empresas de la materia.

Resultados de aprendizaje

- Entender las relaciones entre los diferentes componentes de los sistemas basados en computador. En particular, se prestará especial atención a la Arquitectura de los Procesadores, desde el punto de vista del Repertorio de Instrucciones, y la relación entre este repertorio básico de instrucciones y los lenguajes ensamblador y de Alto Nivel.

- Identificar el papel del Sistema Operativo y su librería de llamadas al Sistema que se ofrece a los programadores, así como la relación entre esta librería y las librerías de los Lenguajes de Alto Nivel.

- Entender las Arquitecturas Segmentadas y Superescalares y su relación con las metodologías de programación paralela. Entenderá la relación entre el concepto de proceso, el Sistema Operativo y la arquitectura del computador.
- Conocer los conceptos básicos de E/S y redes de comunicación.

Vinculados a competencias transversales:

Afrontar la realidad habitualmente con iniciativa, sopesando riesgos y oportunidades y asumiendo las consecuencias (ct20. 1er nivel dominio)

Sistemas de evaluación

Modalidad de evaluación continua

Parte Teórica:

Examen de certificación (Teoría): (55% de la nota final - RECUPERABLE)

El examen de teoría consistirá en una prueba tipo test o con preguntas a desarrollar cuestiones de tipo teórico o teórico-práctico, que podrán ser de desarrollo extenso o bien de respuesta corta, así como resolver problemas o tipo test. Para aprobar la parte teórica será necesario obtener una puntuación igual o superior a 5 en el examen.

Parte Práctica:

Seminario/Laboratorio (30% de la nota final - RECUPERABLE)

La actividad de Seminario/Laboratorio de la asignatura se podrá superar mediante evaluación continua o mediante una prueba final. Para la evaluación continua, se realizarán actividades experimentales (en adelante a.e.) a lo largo del curso.

Al final del periodo de desarrollo de cada a.e., y cuando se le indique, cada estudiante debe entregar un documento (el formato y los requisitos de entrega se harán saber por los cauces adecuados) para que el proyecto sea evaluado. La realización será de forma individual.

Para aprobar la asignatura el alumno debe sacar una nota superior a 5 tanto en la parte teórica como en la parte práctica. A aquellos alumnos que en julio tengan aprobada una de las dos partes, se les guardará la nota de la parte aprobada hasta la convocatoria extraordinaria de noviembre del siguiente curso académico.

ECTS (5% de la nota final – NO RECUPERABLE)

Durante el transcurso del curso habrá que realizar y entregar una serie de trabajos correspondientes a las Tutorías Programadas (de asistencia obligatoria). La evaluación de dichos trabajos será no recuperable (no se podrá entregar en otras fechas que las establecidas durante el curso). Para cada entrega, será necesaria la elaboración de una memoria técnica, así como de una exposición o explicación, de acuerdo con una serie de criterios previamente proporcionados por el profesor. Algunas de esas actividades tendrán que realizarse por equipos previamente constituidos. La nota de los trabajos en equipo se desglosará del siguiente modo: 50% contenido + 30% memoria técnica y presentación + 20% trabajo equipo.

Sistemas de evaluación continua	Porcentaje
Examen (TEORÍA)	55% (Entre el 0 y el 70%)
Exposición oral de trabajos realizados (ECTS)	5% (Entre el 0 y el 40%)
Realización de trabajos dirigidos (informes, casos prácticos, ejercicios y problemas) (PRÁCTICAS)	30% (Entre el 0 y el 80%)
Asistencia y/o participación en el aula, en el aula virtual, en las tutorías, etc.	10% (Entre el 0 y el 30%)

Modalidad de evaluación global

(indicar explícitamente la nota máxima que puede alcanzar el estudiante siguiendo este sistema de evaluación. Indicar las actividades de obligatorio cumplimiento hasta completar el 100%)

Parte Teórica:

Examen (Teoría): (55% de la nota final - RECUPERABLE)

El examen de teoría consistirá en una prueba escrita donde el alumno tiene que desarrollar cuestiones de tipo teórico o teórico-práctico, que podrán ser de desarrollo extenso, de respuesta corta o de tipo test, así como resolver problemas. Para aprobar la parte teórica será necesario obtener una puntuación igual o superior a 5 en el examen.

Parte Práctica:

Seminario/Laboratorio (40% de la nota final - RECUPERABLE)

La actividad de Seminario/Laboratorio de la asignatura se podrá superar mediante evaluación continua o mediante una prueba final. Para la evaluación única, al final del semestre se realizará un examen práctico en el laboratorio de prácticas.

Para aprobar la asignatura el alumno debe sacar una nota superior a 5 tanto en la parte teórica como en la parte práctica. A aquellos alumnos que en junio tengan aprobada una de las dos partes, se les guardará la nota de la parte aprobada hasta febrero del siguiente curso académico.

Sistemas de evaluación	Porcentaje
Examen (TEORÍA)	55%
Realización de trabajos dirigidos (informes, casos prácticos, ejercicios y problemas) (PRÁCTICAS)	40%
Asistencia y/o participación en el aula, en el aula virtual, en las tutorías, etc. (TEORÍA Y PRÁCTICAS)	5%

Para los alumnos acogidos a la opción de prueba única final se arbitra el siguiente procedimiento:

1. El alumno deberá realizar al final del semestre un examen final correspondiente a la parte teórica. En este examen el estudiante deberá contestar cuestiones teóricas, bien temas a desarrollar y/o preguntas tipo test. Esta parte supone el 55% de la nota de la asignatura.

2. La asistencia a las sesiones de laboratorio, así como la entrega y defensa de los trabajos prácticos es obligatoria. Esta parte supone el 40% de la nota de la asignatura.

Sin embargo, si el alumno no hubiera asistido y hubiera entregado todos los trabajos y el supuesto práctico final, se podrá realizar un examen de certificación global distinto al que deben realizar los alumnos acogidos a evaluación continua. El alumno deberá defender el trabajo desarrollado en cada una de las soluciones propuestas mediante resolución práctica.

3. El 5% restante de la nota se obtiene de la asistencia y/o participación en el aula, en el aula virtual, en las tutorías, etc.

Bibliografía (básica y complementaria)

Bibliografía básica

- D. Patterson, J. L. Hennessy, "Estructura y diseño de Computadores: La interfaz Hardware/Software". Cuarta Edición, Ed. Reverte, 2011.

- D.A. Patterson, J.L. Hennessy, "Computer Organization and Design: The Hardware/Software Interface", Fourth Edition, Ed. Elsevier/Morgan-Kaufmann, 2011.
- D.A. Patterson, J.L. Hennessy, Computer Organization and Design: The Hardware/Software Interface, Fifth Edition, Ed. Elsevier/Morgan-Kaufmann, 2014.
- D.A. Patterson, J.L. Hennessy, Computer Organization and Design MIPS Edition: The Hardware Software Interface (The Morgan Kaufmann Series in Computer Architecture and Design), 2014.
- D.A. Patterson, J.L. Hennessy, Computer Organization and Design RISC-V Edition: The Hardware Software Interface (The Morgan Kaufmann Series in Computer Architecture and Design), 2017.
- Rob Williams, Computer System Architectures. Pearson. 2006.
- J.L. Hennessy, D. A. Patterson, "Computer Architecture. A Quantitative Approach". 3rd edition. Morgan Kaufmann.

Bibliografía complementaria

[Tan00]: A. Tanenbaum, "Organización de Computadoras. Un Enfoque Estructurado". 4ª edición. Ed. Prentice Hall, 2000.

[Ort05]: J. Ortega, M. Anguita, A. Prieto, "Arquitectura de Computadores". Ed. Thomson, 2005.

[Ang03]: J.M. Angulo, J. García, I. Angulo, "Fundamentos y Estructura de Computadores". Ed. Thomson, 2003. A. Patterson, "Arquitectura de Computadores. Un Enfoque Cuantitativo". Ed. Mc. Graw Hill, 1993).

[Ham03]: V.C. Hamacher, Z. Vranesic, S. Zaky, "Organización de Computadoras". Ed. McGraw-Hill, 2003.

[Mur00]: M.J. Murdocca, V.P. Heuring, "Principles of Computer Architecture". Ed. Prentice-Hall, 2000.

[Pat00]: D. A. Patterson, J.L. Hennessy, "Estructura y Diseño de Computadores", Volúmenes 1, 2 y 3. Ed. Reverté, 2000.

Otros recursos y materiales docentes complementarios

Recursos virtuales proporcionados por el equipo docente a través de la herramienta Campus Virtual de la Universidad de Extremadura.