

**PLAN DOCENTE DE LA ASIGNATURA: Diseño y evaluación de Tecnologías
Hardware
CÓDIGO: 502376
CURSO ACADÉMICO: 2024/2025**

PLAN DOCENTE DE LA ASIGNATURA

Curso académico: 2023/2024

Identificación y características de la asignatura.			
Código	502376	Créditos ECTS	6
Denominación (español)	Diseño y evaluación de tecnologías Hardware.		
Denominación (inglés)	Design and evaluation of Hardware technology		
Titulaciones	Grado en Informática en Tecnologías de la Información. Doble Grado en Ingeniería Telemática en Telecomunicación / Ingeniería Informática en Tecnologías Información.		
Centro	Centro Universitario de Mérida. http://www.unex.es/conoce-la-uex/estructura-academica/centros/cum		
Semestre	6	Carácter	Obligatoria
Módulo	Módulo Tecnologías de la Información		
Materia	Tecnologías Hardware		
Profesor/es			
Nombre	Despacho	Correo-e	Página web
Juan Ángel García Martínez	12	jangelgm@unex.es	
Área de conocimiento	Arquitectura y Tecnología de Computadores.		
Departamento	Tecnología de los computadores y de las comunicaciones. http://www.unex.es/conoce-la-uex/estructura-academica/centros/cum/centro/departamentos		
Profesor coordinador (si hay más de uno)			

Competencias.	
Competencias básicas	
✓	CB1 - Que los estudiantes hayan demostrado poseer y comprender conocimientos en un área de estudio que parte de la base de la educación secundaria general, y se suele encontrar a un nivel que, si bien se apoya en libros de texto avanzados, incluye también algunos aspectos que implican conocimientos procedentes de la vanguardia de su campo de estudio.
✓	CB2 - Que los estudiantes sepan aplicar sus conocimientos a su trabajo o vocación de una forma profesional y posean las competencias que suelen demostrarse por medio de la elaboración y defensa de argumentos y la resolución de problemas dentro de su área de estudio.
✓	CB3 - Que los estudiantes tengan la capacidad de reunir e interpretar datos relevantes (normalmente dentro de su área de estudio) para emitir juicios que incluyan una reflexión sobre temas relevantes de índole social, científica o ética.
✓	CB4 - Que los estudiantes puedan transmitir información, ideas, problemas y soluciones a un público tanto especializado como no especializado.
✓	CB5 - Que los estudiantes hayan desarrollado aquellas habilidades de aprendizaje necesarias para emprender estudios posteriores con un alto grado de autonomía.
Competencias generales	
✓	CG4 - Capacidad para definir, evaluar y seleccionar plataformas hardware y software para el desarrollo y la ejecución de sistemas, servicios y aplicaciones informáticas, de acuerdo con los conocimientos adquiridos, según lo establecido en el anexo-2 de la Resolución de 8 de junio de 2009 de la Secretaría General de Universidades (BOE de 4 de agosto de 2009) en el ámbito de las Tecnologías de la Información.
✓	CG9 - Capacidad para resolver problemas con iniciativa, toma de decisiones, autonomía y creatividad. Capacidad para saber comunicar y transmitir los conocimientos, habilidades y destrezas de la profesión de Ingeniero Técnico en Informática.
✓	CG11 - Capacidad para analizar y valorar el impacto social y medioambiental de las soluciones técnicas, comprendiendo la responsabilidad ética y profesional de la actividad del Ingeniero Técnico en Informática.
Competencias específicas	
✓	CE26 - Capacidad para seleccionar, diseñar, desplegar, integrar, evaluar, construir, gestionar, explotar y mantener las tecnologías de hardware, software y redes, dentro de los parámetros de coste y calidad adecuados.
Competencias transversales	
✓	CT5 - Resolución de problemas
✓	CT8 - Toma de decisiones

Contenidos.
Breve descripción del contenido
<p>Estudio de la evolución, mejoras y prestaciones de las arquitecturas de procesadores, tanto arquitecturas de propósito general, como arquitecturas de propósito específico.</p> <p>Se evaluará la arquitectura más adecuada para la resolución de problemas concretos sobre tecnologías de la información, planificando la utilización de microprocesadores, microcontroladores, arquitecturas paralelas, GPU, FPGA, etc., dependiendo del tipo de problema concreto a resolver.</p> <p>Utilizando arquitecturas de propósito específico, basadas en arquitecturas actuales, se desarrollarán aplicaciones para sistemas multiprocesador/multicomputador, así como para dispositivos lógicos programables utilizando HDL (Hardware Description Language).</p> <p>Por medio de herramientas específicas de desarrollo hardware y entornos de desarrollo específicos, se elaborarán aplicaciones para sistemas embebidos, empotrados y SoC, tanto en plataformas configurables como programables.</p>
Temario de la asignatura
<p><u>Parte I. Optimización y rendimiento.</u></p> <p><u>Tema 1:</u> Técnicas de aumento de prestaciones para procesadores. Aumento de prestaciones para memoria y E/S.</p> <p><u>Tema 2:</u> Sistemas multiprocesador y multicomputador. Problemas de diseño de las arquitecturas de memoria compartida. Problemas de diseño de las arquitecturas de memoria compartida-distribuidas.</p> <p><u>Tema 3:</u> Evaluación de prestaciones. Definición de métricas de rendimiento. Métricas de rendimiento para arquitecturas multiprocesador.</p> <p><u>Parte II. Sistemas embebidos, empotrados, on-chip.</u></p> <p><u>Tema 4:</u> SoC (System On Chip). Definición. Arquitecturas de procesador para SoC. Tipos de SoC.</p> <p><u>Tema 5:</u> Utilización de herramientas y entornos de desarrollo específicos para la programación y diseño de SoC.</p> <p><u>Actividades prácticas a desarrollar en laboratorio, asociadas a la parte II.</u></p> <p>Diseño e implementación de sistemas embebidos utilizando entorno de desarrollo y hardware específico. Estudio de pruebas de rendimiento utilizando SoC específicos.</p>

Actividades formativas*

Horas de trabajo del alumno por tema		Horas teóricas	Actividades prácticas				Actividad de seguimiento	No presencial
Tema	Total	GG	CH	L	O	S	TP	EP
Tema 1	27	10					1	16
Tema 2	22	6						16
Tema 3	23	6					1	16
Tema 4	12	4						8
Tema 5	45	4			24		1	16
Evaluación *	21	3			3			15
TOTAL ECTS	150	33			27		3	87

GG: Grupo Grande (85 estudiantes).

CH: Actividades de prácticas clínicas hospitalarias (7 estudiantes)

L: Actividades de laboratorio o prácticas de campo (15 estudiantes)

O: Actividades en sala de ordenadores o laboratorio de idiomas (20 estudiantes)

S: Actividades de seminario o de problemas en clase (40 estudiantes).

TP: Tutorías Programadas (seguimiento docente, tipo tutorías ECTS).

EP: Estudio personal, trabajos individuales o en grupo, y lectura de bibliografía.

Metodologías docentes*

1. Clases expositivas de teoría y problemas: Presentación de los contenidos de la asignatura y planificación de la participación de todos los estudiantes en las distintas tareas. Discusión de aspectos teóricos.
2. Enseñanza participativa en laboratorio: Trabajos prácticos en grupos pequeños.
3. Tutorización: Actividad de seguimiento para tutela de trabajos prácticos, consultas de dudas y asesoría en grupos pequeños o individuales.
4. Aprendizaje autónomo mediante el análisis de documentos escritos, la elaboración de memorias, el estudio de la materia impartida y desarrollo de los supuestos prácticos planteados.
5. Aprendizaje virtual. Uso de herramientas virtuales de comunicación entre profesor y estudiante e incluso entre los estudiantes entre sí.

Resultados de aprendizaje.

- Domina los conceptos fundamentales sobre diversas arquitecturas de computadores, como arquitecturas superescalares, multinúcleo, vectoriales, multihilo, multiprocesador, multi-computador, así como tecnologías hardware específicas. Conoce medidas básicas de rendimiento propias de estas arquitecturas.
- Domina los aspectos básicos sobre dispositivos lógicos programables, el prototipado de arquitecturas mediante HLL (High Level Language) y herramienta de síntesis.

Vinculadas a las competencias transversales:

- Demostrar seguridad e iniciativa para tomar decisiones responsables y acertadas en situaciones comprometidas. (CT5 3er nivel de dominio).
- Planificar con método y acierto el desarrollo de un proyecto complejo (Por ejemplo: Trabajo Fin de Estudios) (CT8 3er nivel de dominio).

**Sistemas de evaluación.
Convocatorias ordinaria y extraordinaria.
(Artículo 3, Punto 1. Normativa Evaluación. DOE 39505)**

Modalidad de evaluación continua

Sistema de evaluación	Porcentaje
Examen	60 %
Realización de trabajos dirigidos (informes, casos prácticos, ejercicios, problemas)	40 %
Exposición oral de trabajos.	0 %
Asistencia/participación en el aula, en el aula virtual.....	0 %

1. **Examen para la evaluación actividades de GG y actividades prácticas (60%).** El proceso de evaluación consiste en la realización de DOS pruebas:

PRUEBA 1: asociada a la agrupación de contenidos de los temas 1, 2 y 3 (DOS horas de duración, y contribuye un 30% de la nota final de la modalidad). La fecha de realización se especifica en la agenda de la asignatura.

PRUEBA 2: asociada a la agrupación de contenidos de los temas 4 y 5 (DOS horas de duración, y contribuye un 30% de la nota final de la modalidad). La fecha de realización se especifica en la agenda de la asignatura.

2. **Realización de trabajos dirigidos (informes, casos prácticos, ejercicios, problemas) (40%). NO RECUPERABLE.**

Parte 1: asociada a la agrupación de contenidos de los temas 1, 2 y 3. Contribuye un 20% de la nota final de la actividad. Consiste en la realización y entrega al profesor de los ejercicios, problemas y casos prácticos que se propongan en las actividades de GG y actividades prácticas.

Parte 2: asociada a la agrupación de contenidos de los temas 4 y 5. Contribuye un 20% de la nota final de la actividad. Consiste en la realización y entrega al profesor de los ejercicios, problemas y casos prácticos que se propongan en las actividades de GG y actividades prácticas.

Modalidad de evaluación global

Realización de UNA prueba de evaluación global (de CUATRO horas de duración) en la fecha indicada por la Subdirección del CUM, durante el período de exámenes de la convocatoria oficial, dividida en dos partes:

PARTE 1: asociada a la agrupación de contenidos de los temas 1, 2 y 3. (Contribuye un 50% de la nota final de la modalidad.)

PARTE 2: asociada a la agrupación de contenidos de los temas 4 y 5 (Contribuye un 50% de la nota final de la modalidad.)

Evaluación de Competencias Transversales

Las competencias transversales se evaluarán de forma continua tanto durante la realización de las sesiones teóricas como prácticas y ECTS.

Durante las sesiones teóricas y prácticas los estudiantes deben ir resolviendo problemas que les permita ir adquiriendo los resultados de aprendizaje de la asignatura, para lo cual se hace necesario tanto una distribución del tiempo personal adecuada, como la adquisición progresiva de la destreza en cuanto a la toma de decisiones basadas en criterios objetivos.

Además, el estudiante debe buscar la calidad en las soluciones aportadas y tomar decisiones basadas en resultados experimentales y analizar el sentido ético de las soluciones propuestas.

Bibliografía (básica y complementaria).

Básica:

- Maria Beltrán Pardo y Antonio Guzmán Sacristán. "Diseño y evaluación de arquitectura de computadoras". Ed. Prentice Hall 2010. **Se encuentra disponible en formato electrónico en la siguiente dirección:**
https://lope.unex.es/record=b1589431~S7*spl
- Fernando Pardo y José A. Boluda. "VHDL. Lenguaje para síntesis y modelado de circuitos". Ed. RAMA 2004.
- Fco. Javier Garrigós Guerrero, Fco. Javier Toledo Moreo, José Javier Martínez Álvarez. "Síntesis de Sistemas Digitales con VHDL". Universidad Politécnica de Cartagena. 2003.
- Pong P. Chu. "FPGA prototyping by VHDL examples". 2ª <Edición. Wiley.2017
- Marilyn Wolf. "High-Performance Embedded Computing". Elsevier (Morgan Kaufmann). 2nd edition. 2014. **Se encuentra disponible en formato electrónico en la siguiente dirección URL:**
http://lope.unex.es/record=b1318895~S3*spl

Complementaria:

- Behrooz Parhami, "Computer Arithmetic: Algorithms and Hardware Designs". Oxford University Press 2009.
- Steve Kilts, "Advanced FPGA Design: Architecture, Implementation, and Optimization". John Wiley and Sons, 2007.
- Uwe Meyer-Baese, "Digital Signal Processing with Field Programmable Gate Arrays (Signals and Communication Technology)" Third Edition, Springer 2007.
- M. Tomásevíc, V. Milutinovic: "The Cache Coherence Problem in Shared-Memory Multiprocessors: Hardware Solutions", IEEE Computer Society Press, 1993
- Maya B. Gokhale, Paul S. Graham, "Reconfigurable Computing: Accelerating Computation with Field-Programmable Gate Arrays". Springer 2005. **Se encuentra disponible en formato electrónico en la siguiente dirección URL:**
http://lope.unex.es/record=b1324547~S3*spl

Otros recursos y materiales docentes complementarios.

Documentos en formato PDF realizados por el profesor, disponibles para el alumno a través del Campus Virtual de la Universidad:

[Campus virtual de la Uex](#)

Página web de ARM:

<http://www.arm.com>

Entorno de desarrollo y programación para dispositivos Xilinx:

<http://www.xilinx.com/>